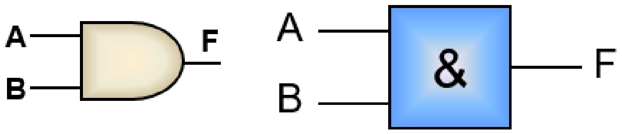
开关理论基础

1. 基本逻辑运算：与、或、非
2. “与”门

逻辑表达式：$F = A \cdot B = AB$

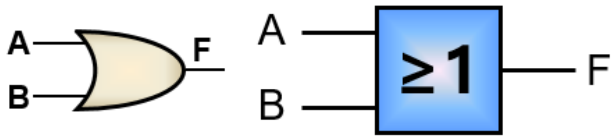
逻辑图：



3. “或”门

逻辑表达式：$F = A + B$

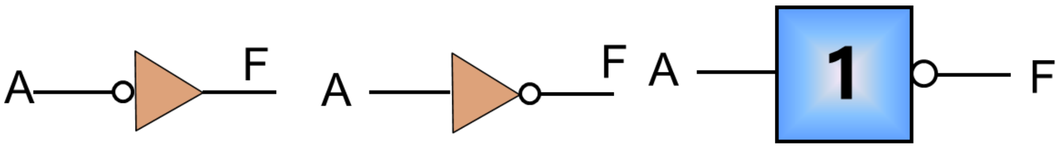
逻辑图：



4. “非”门

逻辑表达式：$F = \bar{A}$

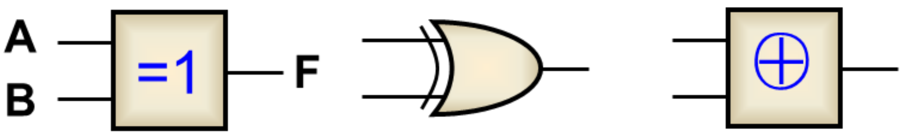
逻辑图：



5. “异或”门

逻辑表达式：$F = \bar{A}B + A\bar{B} = A \oplus B$

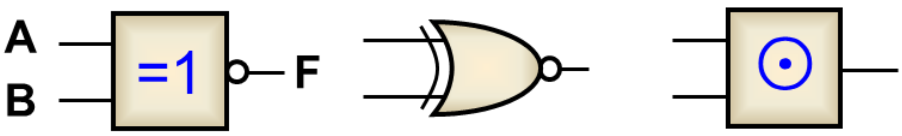
逻辑图：



6. “同或”门

逻辑表达式：$F = \bar{A}\bar{B} + AB = A \odot B$

逻辑图：



逻辑代数基本公式

交换率	A+B=B+A	AB=BA
结合率	A+(B+C)=(A+B)+C	A(BC)=(AB)C
分配率	A(B+C)=AB+AC	A+(BC)=(A+B)(A+C)
吸收率	A+AB=A	A(A+B)=A
0－1率	A+1=1,A+O=A	A·0=0,A·1=A
互补率	$A+\overline{A}=1$	$A\cdot\overline{A}=0$
重叠率	A+A=A	A·A=A
非非率	$\overline{\overline{A}}=A$	
反演率	$\overline{A+B}=\overline{A}\cdot\overline{B}$	$\overline{AB}=\overline{A}+\overline{B}$
包含率	$AB+\overline{A}C+BC=AB+\overline{A}C$	$(A+B)(\overline{A}+C)(B+C)=(A+B)(\overline{A}+C)$

吸收率：$A+AB=A(B+\bar{B})+AB=AB+A\bar{B}+AB=AB+A\bar{B}=A \leftrightarrow A(A+B)$

或：$A+AB=A\cdot 1+AB=A(1+B)=A$

包含率：$AB+\bar{A}C+BC=AB+\bar{A}C+(A+\bar{A})BC=AB+\bar{A}C+ABC+\bar{A}BC=AB+\bar{A}C$

对偶式：$(A+B)(\bar{A}+C)(B+C)=(A+B)(\bar{A}+C)$

※※※若两个乘积项中分别包含A和$\bar{A}$两个因子，而这两个乘积项的其余因子组成的第三个乘积项，则第三个乘积项是多余的，可以消去。

逻辑函数的两种标准形式

1. 最小项之和

   n个变量都出现，每个变量以原变量或反变量的形式出现一次，且仅出现一次。

   例如在三变量A,B,C的最小项中，当$A=1,B=0,C=1$时，乘积项$A\bar{B}C=1$，如果将$A\bar{B}C$的取值 101 看作一个二进制数，所对应的十进制数就是 5，一般将这个最小项记作m_5。

   $F=\bar{A}\bar{B}\bar{C}+\bar{A}BC+A\bar{B}\bar{C}+AB\bar{C}+ABC=m_0+m_3+m_4+m_6+m_7$

2. 最大项之积

$$F=(A+B+\bar{C})(A+\bar{B}+C)(\bar{A}+B+\bar{C})=M_1\cdot M_2\cdot M_5$$

卡洛图化简

$$F=\overline{A}\,\overline{B}\,\overline{C}\,\overline{D}+\overline{A}C\overline{D}+\overline{A}BC+\overline{A}BD+ABC+AC\overline{D}+A\overline{B}\,\overline{C}D$$

解：1、正确填入四变量卡诺图

$\overline{A}\,\overline{B}\,\overline{C}\,\overline{D}$ ABCD=0000 处填 1

$\overline{A}C\overline{D}$ ACD=010 处填 1

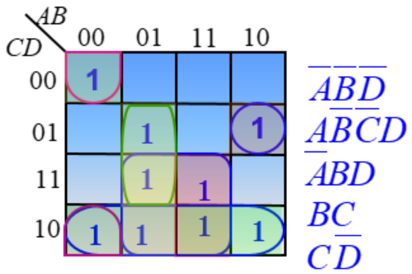
$\overline{A}BC$ ABC=011 处填 1

$\overline{A}BD$ ABD=011 处填 1

ABC ABC=111 处填 1

$AC\overline{D}$ ACD=110 处填 1

$A\overline{B}\,\overline{C}D$ ABCD=1001 处填 1



2、 按 2^n 圈一原则画合并圈，合并圈越大越好。 每个合并圈对应一个与项。

3、 将每个与项相加，得到化简后的函数。

$$F=BC+C\overline{D}+\overline{A}\,\overline{B}\,\overline{D}+\overline{A}BD+A\overline{B}\,\overline{C}D$$

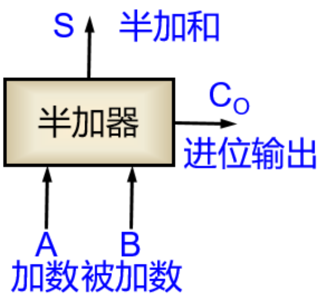
加法器

两个二进制数之间的算术运算无论是加、减、乘、除，在计算机中都是由若干步加法运算进行的。因此，加法器是构成算术运算器的基本单元。

半加器

不考虑低位来的进位加法叫半加，能完成半加功能的电路叫半加器。

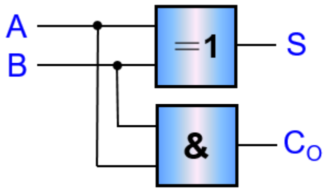
1. 输入端：A,B；输出端：S,C_o
2. 半加器的示意图：



3. 半加器真值表：

A	B	S	C_O
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

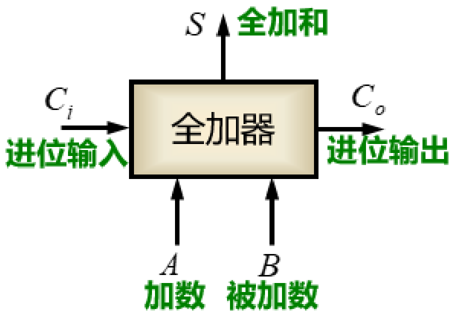
4. 逻辑表达式：$S = \bar{A}B + A\bar{B} = A \oplus B, C_o = AB$
5. 逻辑电路图：



全加器

考虑低位来的进位加法成为全加。能完成全加功能的电路叫全加器。

1. 输入端：A, B, C_i；输出端：S, C_o
2. 全加器示意图：



3. 全加器真值表：

A	B	C_I	S	C_O
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

4. 逻辑表达式：

$$\boxed{S = \sum(1,2,4,7) = A \oplus B \oplus C_i}$$

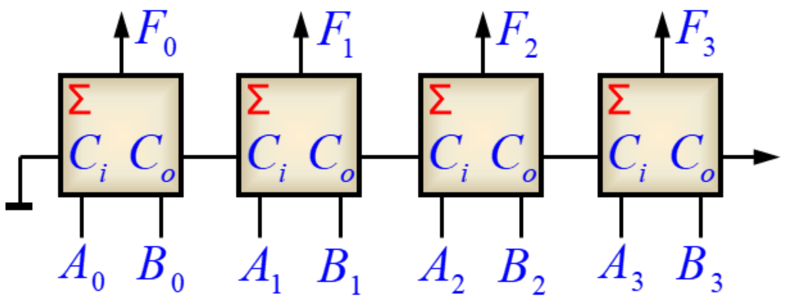
$$\boxed{C_o = \sum(3,5,6,7) = AB + (A \oplus B)C_i}$$

集成全加器

在一位全加器的基础上，通过多级级联可以构成多位全加器。当N位二进制数相加时，进位方式有两种：串行进位；并行进位。

4 位串行全加器

1. 由四个一位二进制全加器通过串行级联组成四位二进制全加器。
2. 每一位全加器的进位输出，送给下一级的进位输入端。高位的加法运算必须等到低位的加法运算完成后，才能正确进行。
3. 逻辑电路图



超前进位全加器

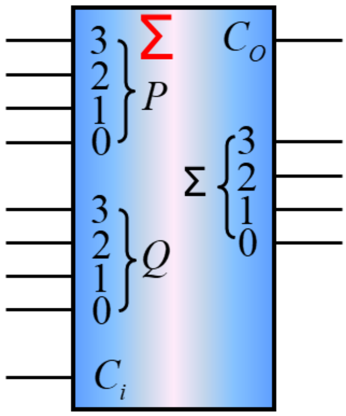
超前进位:是各级进位同时发生,高位加法不必等低位的运算结果。所以工作速度得以提高。即:只用了一级门的传输延迟时间。超前进位中规模集成电路型号有:54/74283,CC/CD4008。

4 位超前全加器

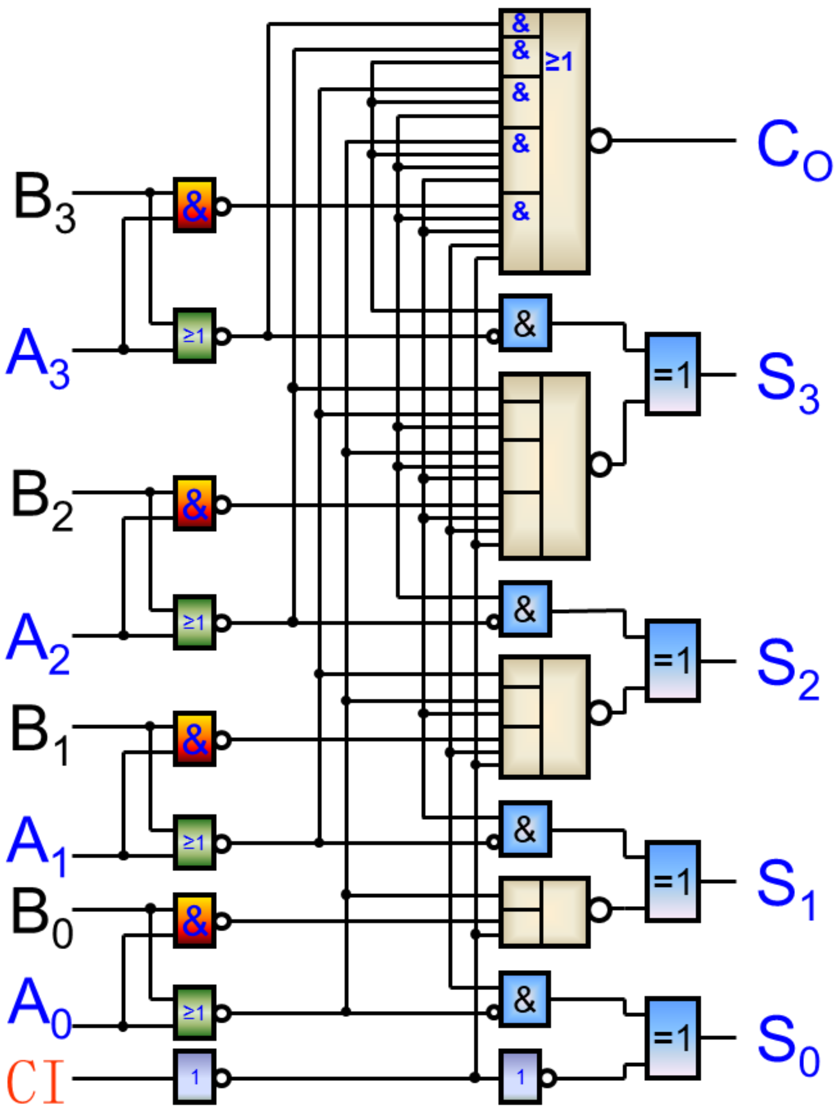
1. 逻辑符号

   输入端：P加数，Q被加数。每组有四个输入。C_i进位输入端。

   输出端：$\sum$表示四位全加和输出端，C_o进位输出端。
2. 示意图



4 位超前进位加法器 74283 逻辑图



设$A=A_4A_3A_2A_1$，$B=B_4B_3B_2B_1$，

全加和$\begin{cases} S_1=A_1\oplus B_1\oplus C_0 \\ S_1=A_1\oplus B_1\oplus C_0 \\ S_3=A_3\oplus B_3\oplus C_2 \\ S_4=A_4\oplus B_4\oplus C_3 \end{cases}$ 进位$\begin{cases} C_1=A_1B_1+(A_1\oplus B_1)C_0 \\ C_2=A_2B_2+(A_2\oplus B_2)C_1 \\ C_3=A_3B_3+(A_3\oplus B_3)C_2 \\ C_4=A_4B_4+(A_4\oplus B_4)C_3 \end{cases}$

令$G_i=A_iB_i$，$P_i=A_i\oplus B_i$，则$C_i=G_i+P_iC_{i-1}$，则

$C_1=G_1+P_1C_0$

$C_2=G_2+P_2C_1=G_2+P_2G_1+P_2P_1C_0$

$C_3=G_3+P_3C_2=G_3+P_3G_2+P_3P_2G_1+P_3P_2P_1C_0$

$C_4=G_4+P_4C_3=G_4+P_4G_3+P_4P_3P_2G_1+P_4P_3P_2P_1C_0$